

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 7 月 3 1 日
Date of Application:

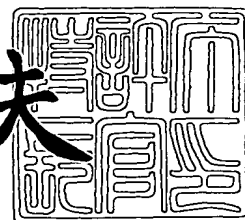
出 願 番 号 特 願 2 0 0 3 - 2 0 4 5 7 8
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 2 0 4 5 7 8]

出 願 人 株式会社東芝
Applicant(s):

2 0 0 3 年 9 月 2 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 A000302924

【提出日】 平成15年 7月31日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/90

【発明の名称】 半導体装置およびその製造方法

【請求項の数】 23

【発明者】

 【住所又は居所】 大分県大分市大字松岡 3 5 0 0 番地 株式会社東芝大分工場内

 【氏名】 渡邊 桂

【発明者】

 【住所又は居所】 大分県大分市大字松岡 3 5 0 0 番地 株式会社東芝大分工場内

 【氏名】 永松 貴人

【特許出願人】

 【識別番号】 000003078

 【氏名又は名称】 株式会社 東芝

【代理人】

 【識別番号】 100058479

 【弁理士】

 【氏名又は名称】 鈴江 武彦

 【電話番号】 03-3502-3181

【選任した代理人】

 【識別番号】 100091351

 【弁理士】

 【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100108855

【弁理士】

【氏名又は名称】 蔵田 昌俊

【選任した代理人】

【識別番号】 100084618

【弁理士】

【氏名又は名称】 村松 貞男

【選任した代理人】

【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】 半導体基板の上方に設けられた金属配線と、
前記金属配線上に形成された金属拡散防止膜と、
前記金属拡散防止膜上に形成された、少なくとも珪素－メチル基結合および珪素－酸素結合を含むバッファ層と、
前記バッファ層上に形成された、少なくとも珪素－メチル基結合および珪素－酸素結合を含む低誘電率層と
を具備し、
前記バッファ層の珪素－メチル基結合量が、前記低誘電率層の珪素－メチル基結合量よりも少ないことを特徴とする半導体装置。

【請求項 2】 前記バッファ層は、その膜厚が 30 nm 以下であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記低誘電率層は、その比誘電率が 3.1 以下であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】 前記バッファ層の、珪素－酸素結合に対する珪素－メチル基結合量が 22 % 以下であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 5】 前記低誘電率層の、珪素－酸素結合に対する珪素－メチル基結合量が 25 % 以上であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 6】 前記金属配線は銅配線であり、前記銅配線は素子が形成された前記半導体基板上に設けられた絶縁膜層の表面部に埋め込まれていることを特徴とする請求項 1 に記載の半導体装置。

【請求項 7】 前記金属拡散防止膜は、メチル基含有窒化珪素膜、メチル基含有炭化珪素膜のいずれか、あるいは、その積層膜であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 8】 前記バッファ層は、メチル基を含む有機珪素化合物を原料に用いて形成される第一のメチル基含有酸化珪素膜であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 9】 前記低誘電率層は、メチル基を含む有機珪素化合物を原料に用いて形成される第二のメチル基含有酸化珪素膜であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 10】 さらに、前記低誘電率層、前記バッファ層および前記金属拡散防止膜をそれぞれ貫通し、前記金属配線につながる上層の金属配線を備えることを特徴とする請求項 1 に記載の半導体装置。

【請求項 11】 半導体基板の上方に設けられた金属配線上に金属拡散防止膜を形成する工程と、

前記金属拡散防止膜上に、少なくとも珪素－メチル基結合および珪素－酸素結合を含むバッファ層、および、前記バッファ層上に、少なくとも珪素－メチル基結合および珪素－酸素結合を含む低誘電率層を形成する工程と

を備え、

前記バッファ層を、その珪素－メチル基結合量が、前記低誘電率層の珪素－メチル基結合量よりも少なくなるように成膜することを特徴とする半導体装置の製造方法。

【請求項 12】 前記バッファ層は、その膜厚が 30 nm 以下に制御されることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 13】 前記低誘電率層は、その比誘電率が 3.1 以下に制御されることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 14】 前記バッファ層は、珪素－酸素結合に対する珪素－メチル基結合量が 22 % 以下となるように成膜されることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 15】 前記バッファ層は、成膜時の圧力が 3 torr 以下に制御されることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 16】 前記バッファ層は、成膜時の RF (Radio Frequency) 電力密度が 2 W/cm^2 以上に制御されることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 17】 前記バッファ層は、成膜時のメチル基含有有機珪素化合物および酸素の流量比が 1 : 5 に制御されることを特徴とする請求項 11 に記載の

半導体装置の製造方法。

【請求項 18】 前記低誘電率層は、珪素－酸素結合に対する珪素－メチル基結合量が 25%以上となるように成膜されることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 19】 前記金属配線は銅配線であり、前記銅配線は素子が形成された前記半導体基板上に設けられた絶縁膜層の表面部に埋め込み形成されることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 20】 前記金属拡散防止膜には、メチル基含有窒化珪素膜、メチル基含有炭化珪素膜のいずれか、あるいは、その積層膜が用いられることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 21】 前記バッファ層および前記低誘電率層は、メチル基を含む有機珪素化合物を原料に用いて形成されることを特徴とする請求項 11 に記載の半導体装置の製造方法。

【請求項 22】 前記バッファ層および前記低誘電率層は、同一工程にて、連続して形成されることを特徴とする請求項 21 に記載の半導体装置の製造方法。

【請求項 23】 前記バッファ層および前記低誘電率層を形成する工程は、前記バッファ層を形成する第一の工程と、前記低誘電率層を形成する第二の工程とを含むことを特徴とする請求項 11 に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置およびその製造方法に関するもので、特に、プラズマ化学気相成長（*plasma CVD (Chemical Vapor Deposition)*）法による半導体処理基板上への低誘電率酸化珪素膜の形成に関するものである。

【0002】

【従来の技術】

従来、半導体装置においては、素子配線を電氣的に隔離するための絶縁膜とし

て、シリコン酸化 (SiO_2) 膜が多く用いられている。この SiO_2 膜は、主に、 SiH_4 やテトラエトキシシラン (TEOS) などのガスを原料とし、減圧または常圧の CVD 法によって形成されている。特に、 400°C 程度の低温で形成できることから、最近では、TEOS ガスと O_2 ガスとを用いたプラズマ CVD 法による SiO_2 膜が多用されている。通常、CVD 法では、反応ソースとして高純度のガスを用いることが多い。そのため、他の薄膜形成法に比べ、高品質膜を得ることができる。

【0003】

近年、この種の半導体装置では、信号伝達の遅延が懸念されるようになってきた。これは、素子の微細化にともなって配線の間隔が狭くなることにより、配線—配線間の容量が増大するためである。この信号伝達の遅延の問題は、半導体装置の性能の向上を妨げる要因の一つになる。この問題を解決するためには、配線間の絶縁膜の誘電率をできるだけ低下させることが必要である。

【0004】

一方、配線材料についても、従来のアルミニウム (Al) の $1/2$ 程度の比抵抗を有する銅 (Cu) の検討が盛んに行われている。しかしながら、Al 配線技術として長年採用されてきた配線の RIE (Reactive Ion Etching) 加工プロセスが、Cu 配線の形成には適用できない。それは、蒸気圧が十分に高い Cu 化合物が存在しないためである。そのため、Cu 配線の形成には専らダマシン法が用いられている。

【0005】

また、誘電率を低下させるための絶縁膜として、近年では、メチル基含有酸化珪素膜 (Methylsilsesquioxane; 以降、MSQ 膜) の開発が進められている (たとえば、特許文献 1 参照)。この MSQ 膜の形成には、平行平板型プラズマ CVD 法や塗布 (SOD; Spin On Dielectric) 法が採用されている。MSQ 膜は、膜中に $\text{Si}-\text{CH}_3$ 結合が多く存在することにより、分子構造内に間隙を生じる。そのために多孔質となり、誘電率が低下する、と説明されている。プラズマ CVD 法により MSQ 膜を形成するための Si 原料としては、たとえば、 $\text{SiH}(\text{CH}_3)_3$ や $\text{Si}(\text{CH}_3)_4$ が報告さ

れている。

【0006】

【特許文献1】

特開 2002-93805

【0007】

【発明が解決しようとする課題】

しかし、MSQ膜には、多孔質構造を起因とした機械的強度の劣化や他種膜との界面密着性の劣化という問題がある。つまり、従来からの報告のように、ウェーハプロセス過程で印加される熱応力や、ボンディング工程・ダイシング工程に代表されるパッケージング過程で受ける機械的応力、もしくは、実使用時に想定される温度範囲における熱サイクル応力を与えた場合に、MSQ膜はクラックや膜剥がれを引き起こしやすい。このように、MSQ膜の採用は、半導体装置の性能を向上し得るものの、信頼性の低下を招く可能性があった。

【0008】

そこで、この発明は、性能を向上し得るとともに、信頼性が低下されるのを改善することが可能な半導体装置およびその製造方法を提供することを目的としている。

【0009】

【課題を解決するための手段】

本願発明の一態様によれば、半導体基板の上方に設けられた金属配線と、前記金属配線上に形成された金属拡散防止膜と、前記金属拡散防止膜上に形成された、少なくとも珪素－メチル基結合および珪素－酸素結合を含むバッファ層と、前記バッファ層上に形成された、少なくとも珪素－メチル基結合および珪素－酸素結合を含む低誘電率層とを具備し、前記バッファ層の珪素－メチル基結合量が、前記低誘電率層の珪素－メチル基結合量よりも少ないことを特徴とする半導体装置が提供される。

【0010】

また、本願発明の一態様によれば、半導体基板の上方に設けられた金属配線上に金属拡散防止膜を形成する工程と、前記金属拡散防止膜上に、少なくとも珪素

ーメチル基結合および珪素－酸素結合を含むバッファ層、および、前記バッファ層上に、少なくとも珪素－メチル基結合および珪素－酸素結合を含む低誘電率層を形成する工程とを備え、前記バッファ層を、その珪素－メチル基結合量が、前記低誘電率層の珪素－メチル基結合量よりも少なくなるように成膜することを特徴とする半導体装置の製造方法が提供される。

【0011】

上記した構成によれば、低誘電率層の機械的強度や界面密着性が劣化するのを抑制できるようになる。これにより、クラックや膜剥がれを引き起こしたりすることなく、配線－配線間の容量を減少させることが可能となるものである。

【0012】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。

【0013】

図1は、本発明の一実施形態にしたがった半導体装置の構成例を示すものである。なお、ここでは二層の多層配線構造を有する半導体装置を例に説明する。すなわち、図1に示すように、素子の形成されたシリコン（以下、Siと略記する）基板11上には、下層絶縁膜12が設けられている。下層絶縁膜12の表面部には、選択的に、第一のバリアメタル膜13aを介して、下層（第一層目）の金属配線としての第一の銅（以下、Cuと略記する）配線14aが埋め込まれている。

【0014】

また、第一のCu配線14aが形成された、上記下層絶縁膜12上には、たとえば、金属拡散防止膜としての第一のメチル基含有窒化珪素膜（SiCN膜）15aが設けられている。この第一のメチル基含有窒化珪素膜15a上には、少なくとも珪素－メチル基結合および珪素－酸素結合を含むバッファ層（第一のメチル基含有酸化珪素膜：MSQ膜）16が形成されている。このバッファ層16は、その膜厚が10nm程度（望ましくは、30nm以下）とされている。

【0015】

さらに、上記バッファ層16上には、少なくとも珪素－メチル基結合および珪

素-酸素結合を含む低誘電率層（第二のメチル基含有酸化珪素膜）17が設けられている。この低誘電率層17は、その比誘電率 ϵ が3.1以下とされている（好ましくは、 $\epsilon \leq 3$ ）。

【0016】

ここで、上記バッファ層16は、その珪素-メチル基（Si-CH₃）結合量が、上記低誘電率層17の珪素-メチル基結合量よりも少なくされている。たとえば、上記バッファ層16の珪素-酸素結合に対する珪素-メチル基結合量（以下、FT-IR peak height比）は22%以下とされ、上記低誘電率層17のFT-IR peak height比は25%以上とされている。

【0017】

本実施形態の場合、上記低誘電率層17の表面部には、第二のバリアメタル膜13bを介して、上層（第二層目）の金属配線としての第二のCu配線14b₋₁、14b₋₂が埋め込まれている。上記第二のCu配線14b₋₁、14b₋₂のうち、たとえば、一方の第二のCu配線14b₋₁は、上記低誘電率層17、上記バッファ層16および上記第一のメチル基含有窒化珪素膜15aを貫通し、上記第一のCu配線14aと電気的に接続されている。また、上記第二のCu配線14b₋₁、14b₋₂が形成された、上記低誘電率層17上には、金属拡散防止膜としての第二のメチル基含有窒化珪素膜（SiCN膜）15bが設けられている。

【0018】

こうして、少なくとも二層の多層配線構造を有する半導体装置が構成されている。

【0019】

上記したように、バッファ層16の珪素-メチル基結合量を、低誘電率層17の珪素-メチル基結合量よりも少なくすることにより、第一のメチル基含有窒化珪素膜15aとバッファ層16との界面、かつ、バッファ層16と低誘電率層17との界面の機械的強度や界面密着性が劣化するのを抑制できるようになる。すなわち、低誘電率層17の密着性改善のために、第一のメチル基含有窒化珪素膜15aと低誘電率層17との間に、珪素-メチル基結合密度が低誘電率層17よりも少ないバッファ層16を設けるようにしている。これにより、第一のメチル

基含有窒化珪素膜 15a 上に、メチル基を含む有機珪素化合物を原料に用いた低誘電率層 17 を設けてなる半導体装置においては、クラックや膜剥がれを引き起こしたりすることなく、配線—配線間の容量を減少させることが可能となる。したがって、半導体装置の性能を向上し得るとともに、信頼性が低下するのを改善できるものである。

【0020】

図 2 は、上記した半導体装置の製造に用いられるプラズマ CVD 装置の構成例を示すものである。ここでは、13.56MHz の高周波電源を用いる、平行平板型プラズマ CVD 装置を例に説明する。この平行平板型プラズマ CVD 装置は、反応容器 101 を備えている。反応容器 101 は、メタルチャンバー部 101a および原料ガス導入部 101b を有して構成されている。上記メタルチャンバー部 101a 内には、図示していないマスフローコントローラ (MFC) によって流量の制御された原料ガス（たとえば、 $\text{SiH}(\text{CH}_3)_3$ 、 O_2 、 He ）が供給される。原料ガスは、上記原料ガス導入部 101b より上記メタルチャンバー部 101a 内に導入され、その際に、ガス分散板 103 によって均一に分散される。

【0021】

上記ガス分散板 103 は、上部電極である RF (Radio Frequency) 電極を兼ねており、RF 電源 105 を介して接地されている。容量結合モードにおいて、上記 RF 電源 105 からの電力を上記 RF 電極に印加することにより、上記メタルチャンバー部 101a 内の空間に容量結合型プラズマが発生する。

【0022】

サセプタである基板接地電極 107 は、上記 Si 基板を Si ウェーハ（半導体処理基板）1 の状態で保持することが可能となっている。また、この基板接地電極 107 は、リフト機構 107a により上下動自在に支持されており、上記ガス分散板 103 と上記 Si ウェーハ 1 との間の距離を制御できるように構成されている。さらに、上記基板接地電極 107 はヒータ 109 を備え、上記 Si ウェーハ 1 の温度を制御（たとえば、450℃程度まで加熱）することが可能となって

いる。

【0023】

上記メタルチャンバー部101aには、ドライポンプ111が接続されている。このドライポンプ111は、上記メタルチャンバー部101a内を真空にする。また、メタルチャンバー部101a内の圧力は、スロットルバルブ113により制御することが可能となっている。

【0024】

次に、このような平行平板型プラズマCVD装置を用いて、図1に示した構成の半導体装置を製造する場合の方法について説明する。まず、素子が形成されたSi基板（図示していない）上の下層絶縁膜12の表面部に、第一のバリアメタル膜13aを介して、第一のCu配線14aが形成され、さらに、全面に第一のメチル基含有窒化珪素膜15aが形成されたSiウェーハ1が用意される。

【0025】

上記Siウェーハ1は、図2に示した平行平板型プラズマCVD装置のメタルチャンバー部101a内に挿入され、基板接地電極107上に保持される。その際、リフト機構107aによって、上記Siウェーハ1とガス分散板103との間の距離が制御される。また、ヒータ109によって、上記Siウェーハ1の温度が制御される。この後、原料ガス導入部101bより原料ガスが導入される。この原料ガスは、ガス分散板103を介して、メタルチャンバー部101a内に供給される。この例の場合、上記原料ガスとしては、たとえば、 $\text{SiH}(\text{CH}_3)_3$ が500sccm、 O_2 が250sccm、Heが100sccmの条件で導入される。

【0026】

一方、ドライポンプ111によって上記メタルチャンバー部101a内が真空状態にされるとともに、上記メタルチャンバー部101a内の圧力がスロットルバルブ113によって2torr程度（好ましくは、3torr以下）に制御される。そして、圧力とガス流量とが安定したところで、RF電源105より1000W程度の電力がガス分散板103に印加される。これにより、成膜時のRF電力密度が $2\text{W}/\text{cm}^2$ 以上に制御されて、所定の期間、成膜が行われる。その

結果、たとえば図3に示すように、上記第一のメチル基含有窒化珪素膜15a上に、FT-IR peak height比が22%以下となる、10nm程度の膜厚のバッファ層16が形成される。

【0027】

上記バッファ層16を形成した後、今度は、上記メタルチャンバー部101a内に、たとえば、 $\text{SiH}(\text{CH}_3)_3$ が500sccm、 O_2 が250sccm、Heが100sccmの条件で原料ガスが導入される。また、上記メタルチャンバー部101a内の圧力がスロットバルブ113によって5torr程度に制御される。そして、圧力とガス流量とが安定したところで、RF電源105より750W程度の電力がガス分散板103に印加される。これにより、成膜時のRF電力密度が $1.5\text{W}/\text{cm}^2$ 以上に制御されて、所定の期間、成膜が行われる。その結果、たとえば図4に示すように、上記バッファ層16上に、上記FT-IR peak height比が25%以上となる、400nm～600nm程度の膜厚の低誘電率層17が形成される。

【0028】

なお、上記バッファ層16および上記低誘電率層17の形成は、RF電源105をオフすることなく、同一工程により連続させて成膜させる場合の他、たとえば上記バッファ層16を形成する第一の工程と、上記低誘電率層17を形成する第二の工程とに分けて成膜することも可能である。また、上記低誘電率層17上に、プラズマCVD法によって保護膜としての酸化珪素膜を200nm程度の膜厚により堆積するようにしても良い。

【0029】

上記低誘電率層17を形成した後には、第二のCu配線14b₋₁、14b₋₂の形成が行われる。本実施形態の場合、まず、第一のCu配線14aとの電氣的コンタクトを得るための接続プラグを形成する。すなわち、上記低誘電率層17上に、リソグラフィ工程により所望のパターンを転写したレジストを形成する。そのレジストをマスクに、反応性イオンエッチングなどにより上記低誘電率層17、上記バッファ層16を選択的に除去し、上記第一のCu配線14aにつながる接続プラグ埋め込み用の貫通孔21の一部を形成する。続いて、上記低誘電率

層 17 上に、同様にして、リソグラフィ工程により所望のパターンを転写したレジストを形成し直す。そして、そのレジストをマスクに、反応性イオンエッチングなどにより上記低誘電率層 17 をエッチングして、上記第二の Cu 配線 14 b₋₁, 14 b₋₂ のための配線溝 23 をそれぞれ形成する。続いて、反応性イオンエッチングなどにより、上記第一のメチル基含有窒化珪素膜 15 a を選択的に除去し、上記第一の Cu 配線 14 a につながる接続プラグ埋め込み用の貫通孔 21 を形成する。その際、少なくとも 1 つの配線溝 23 は、上記貫通孔 21 に接続される。この後、上記貫通孔 21 内および上記配線溝 23 内に、第二のバリアメタル膜 13 b を、スパッタリング法または MOCVD (Metal Organic CVD) 法により堆積させる (以上、図 5 参照)。

【0030】

続いて、たとえば図 6 に示すように、第二のバリアメタル膜 13 b が形成された上記貫通孔 21 内および上記配線溝 23 内に、Cu 膜 14 を、スパッタリング法およびメッキ法により埋め込む。そして、CMP (Chemical Mechanical Polishing) 法により、余分な Cu 膜 14 を除去すると同時に、上記低誘電率層 17 上の上記第二のバリアメタル膜 13 b を除去して、表面の平坦化を行う。これにより、たとえば図 7 に示すように、第二の Cu 配線 14 b₋₁, 14 b₋₂ が形成される。第二の Cu 配線 14 b₋₁, 14 b₋₂ のうち、一方の第二の Cu 配線 14 b₋₁ は、上記第一の Cu 配線 14 a につながる接続プラグを有して形成されている。

【0031】

最後に、上記第二のバリアメタル膜 13 b および上記第二の Cu 配線 14 b₋₁, 14 b₋₂ を含む、上記低誘電率層 17 上に、同様にして、第二のメチル基含有窒化珪素膜 15 b を堆積させる。これにより、図 1 に示した、二層の多層配線構造を有する半導体装置が完成する。

【0032】

図 8 は、上述したバッファ層 16 および低誘電率層 17 の、FT-IR peak height 比と界面密着強度との関係について示すものである。この図からも明らかなように、界面密着強度 K_{IC} (MPa $\cdot\sqrt{m}$) は、FT-IR p

peak height比(%)に依存する。つまり、FT-IR peak height比が少ないほど、バッファ層16の界面密着強度 K_{IC} ($\text{MPa} \cdot \sqrt{\text{m}}$)は向上する。したがって、本実施形態のように、たとえばFT-IR peak height比が22%以下とされたバッファ層16を用いることにより、第一のメチル基含有窒化珪素膜15aに対する界面密着強度 K_{IC} ($\text{MPa} \cdot \sqrt{\text{m}}$)を0.37以上にまで向上させることができる(バッファ層16を用いない場合の、FT-IR peak height比が25%以上とされる低誘電率層17の界面密着強度 K_{IC} は0.33 $\text{MPa} \cdot \sqrt{\text{m}}$ 程度である)。

【0033】

ここで、上記したバッファ層16および低誘電率層17のFT-IR peak height比の求め方について説明する。まず、Siウェーハ上に堆積した各々の膜(層)の赤外吸収スペクトルを、フーリエ変換赤外分光光度計(Fourier Transform Infrared Spectrometer (FT-IR分析器))を用いて取得する。次いで、 $1245\text{ cm}^{-1} \sim 950\text{ cm}^{-1}$ 付近の範囲に現れる珪素-炭素/珪素-酸素結合を含んだpeak height (a値)と、 $1330\text{ cm}^{-1} \sim 1245\text{ cm}^{-1}$ 付近の範囲に現れる珪素-メチル基結合からなるpeak height (b値)とを求める。そして、(b値/a値) $\times 100$ で得られる値(%)を、FT-IR peak height比とする。

【0034】

次に、第一のメチル基含有窒化珪素膜15aとバッファ層16および低誘電率層17の界面密着性(界面密着強度)の求め方について説明する。まず、Siウェーハ上にメチル基含有窒化珪素膜を堆積させ、その上にバッファ層を堆積させた後、さらに低誘電率層を堆積させたサンプルを得る。そして、このサンプルの界面密着強度 K_{IC} ($\text{MPa} \cdot \sqrt{\text{m}}$)を、m-ELT(modified-Edge Lift off Test)法により求める。

【0035】

なお、上述の実施形態においては、第一のメチル基含有窒化珪素膜15aと低誘電率層17との間にのみ、バッファ層16を設けるようにした場合について説

明した。これに限らず、バッファ層 16 は、たとえば低誘電率層 17 と第二のメチル基含有窒化珪素膜 15 b との間にも設けることが可能である。その場合、さらに低誘電率をもつ層間絶縁膜の機械的強度や界面密着性を向上でき、半導体装置の熱的安定性および機械的応力に対する耐性の確保が容易に可能となる。

【0036】

また、本実施形態においては、金属拡散防止膜として、第一、第二のメチル基含有窒化珪素膜 15 a, 15 b を用いた場合について説明したが、これに限らず、メチル基含有窒化珪素膜の代わりに、より低誘電率なメチル基含有炭化珪素膜、あるいは、メチル基含有窒化珪素膜とメチル基含有炭化珪素膜との積層膜を用いてもよい。

【0037】

また、本実施形態においては、Cu 配線を二層とした場合を例に説明した。これに限らず、二層以上の多層配線構造を有する半導体装置にも同様に適用することが可能である。

【0038】

その他、本願発明は、上記（各）実施形態に限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。さらに、上記（各）実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。たとえば、（各）実施形態に示される全構成要件からいくつかの構成要件が削除されても、発明が解決しようとする課題の欄で述べた課題（の少なくとも 1 つ）が解決でき、発明の効果の欄で述べられている効果（の少なくとも 1 つ）が得られる場合には、その構成要件が削除された構成が発明として抽出され得る。

【0039】

【発明の効果】

以上、詳述したようにこの発明によれば、性能を向上し得るとともに、信頼性が低下されるのを改善することが可能な半導体装置およびその製造方法を提供できる。

【図面の簡単な説明】

【図 1】 本発明の一実施形態にしたがった、半導体装置の基本構成を示す断面図。

【図 2】 半導体装置の製造に用いられるプラズマ C V D 装置の一例を示す構成図。

【図 3】 半導体装置の製造方法を説明するために示す断面図。

【図 4】 半導体装置の製造方法を説明するために示す断面図。

【図 5】 半導体装置の製造方法を説明するために示す断面図。

【図 6】 半導体装置の製造方法を説明するために示す断面図。

【図 7】 半導体装置の製造方法を説明するために示す断面図。

【図 8】 バッファ層および低誘電率層の、F T - I R p e a k h e i g h t 比と界面密着強度との関係について示す図。

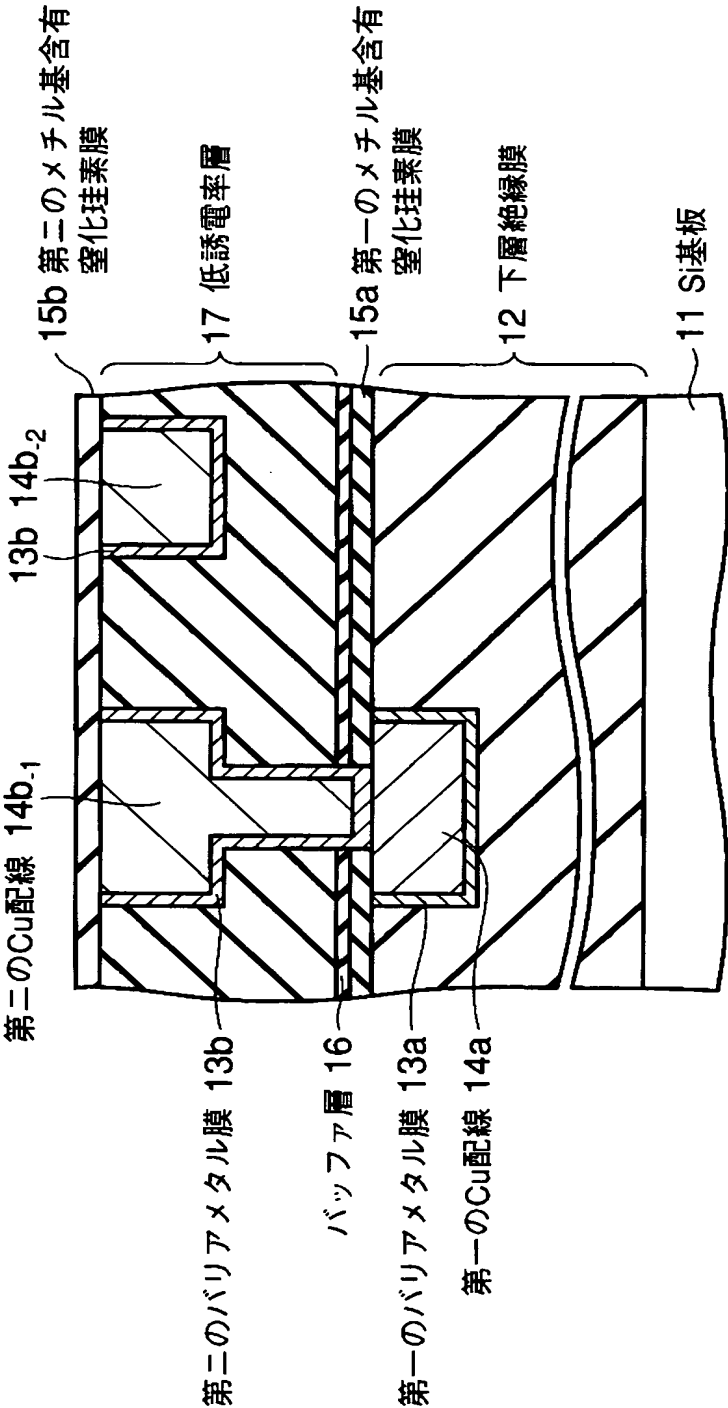
【符号の説明】

1…S i ウェーハ、1 1…S i 基板、1 2…下層絶縁膜、1 3 a…第一のバリアメタル膜、1 3 b…第二のバリアメタル膜、1 4…C u 膜、1 4 a…第一のC u 配線、1 4 b₋₁, 1 4 b₋₂…第二のC u 配線、1 5 a…第一のメチル基含有窒化珪素膜、1 5 b…第二のメチル基含有窒化珪素膜、1 6…バッファ層、1 7…低誘電率層、2 1…接続プラグ埋め込み用の貫通孔、2 3…配線溝、1 0 1…反応容器、1 0 1 a…メタルチャンバー部、1 0 1 b…原料ガス導入部、1 0 3…ガス分散板（R F 電極）、1 0 5…R F 電源、1 0 7…基板接地電極、1 0 7 a…リフト機構、1 0 9…ヒータ、1 1 1…ドライポンプ、1 1 3…スロットルバルブ。

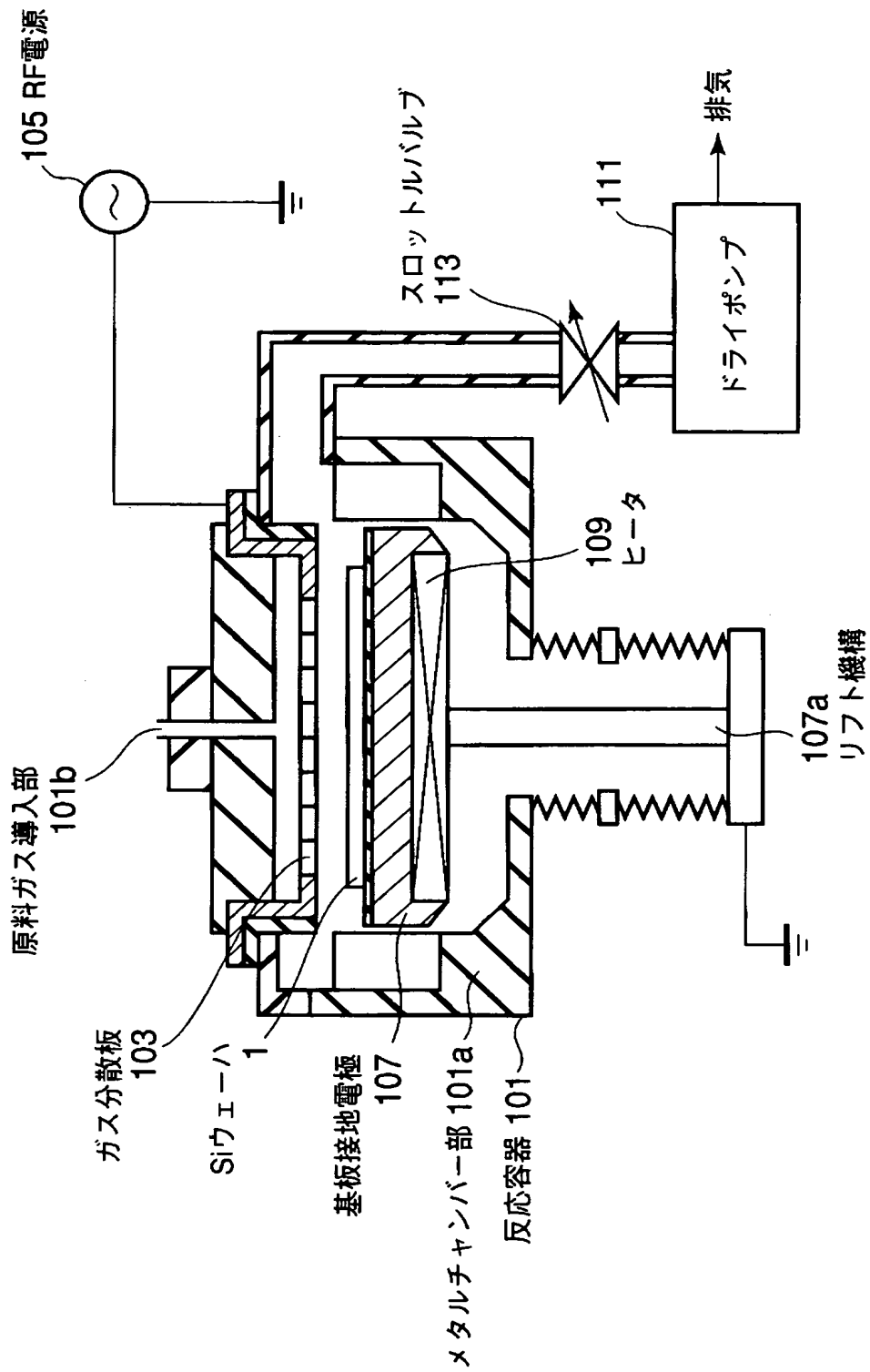
【書類名】

図面

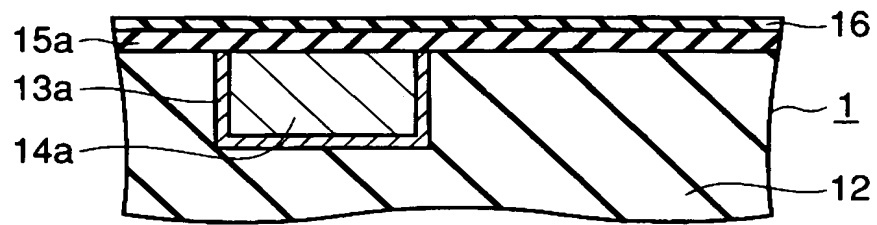
【図 1】



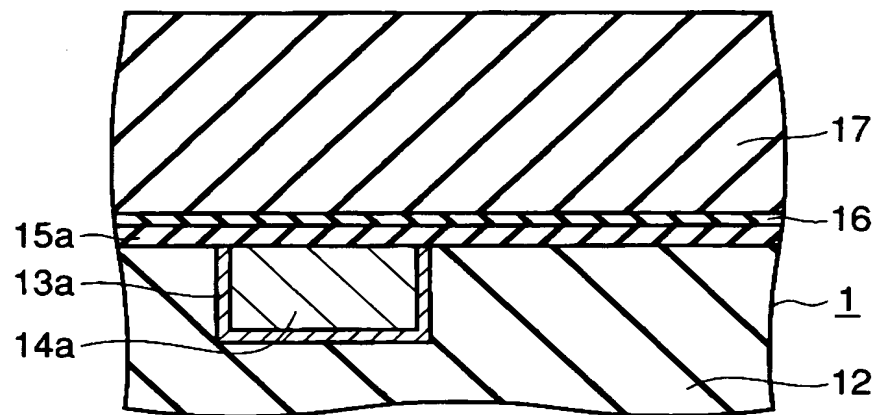
【図2】



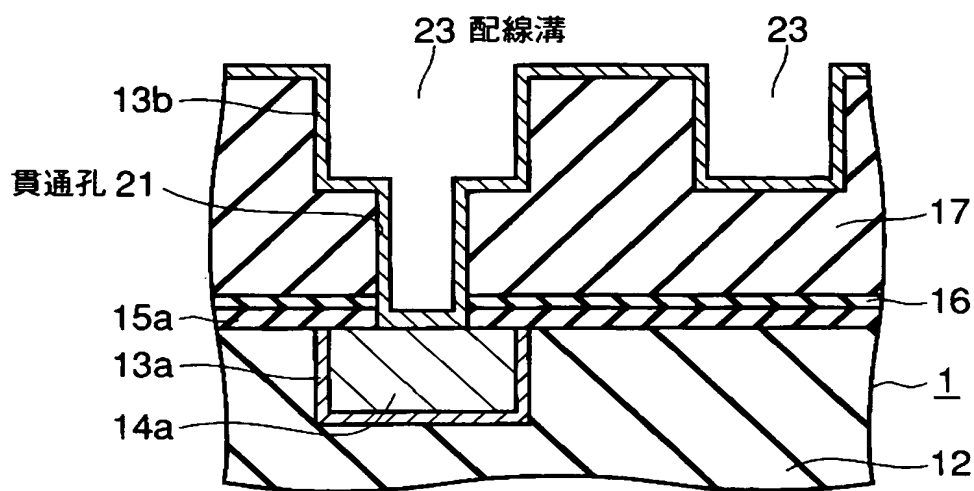
【図 3】



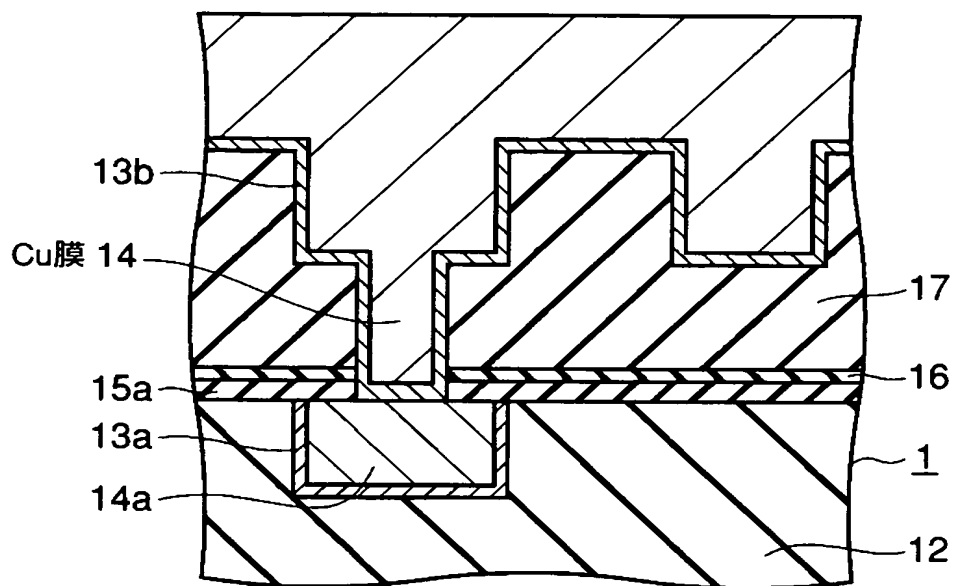
【図 4】



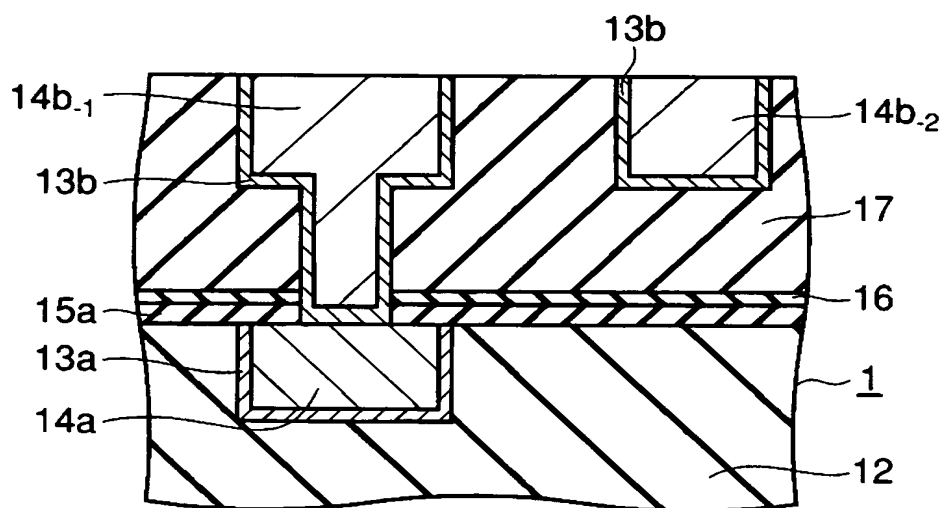
【図 5】



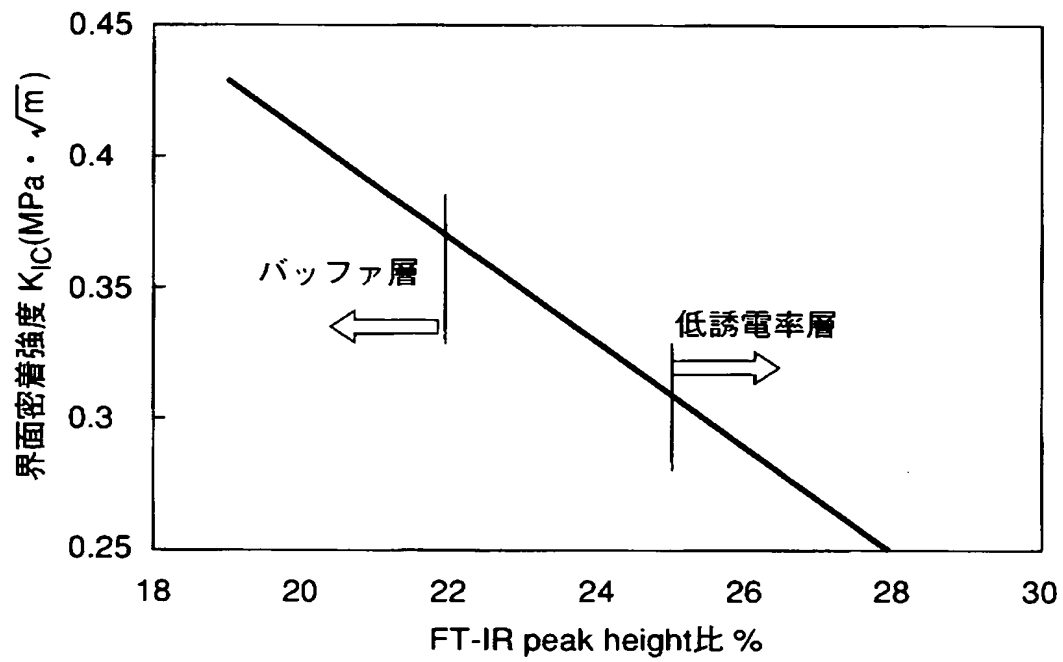
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 本発明は、C u 拡散防止のためのメチル基含有窒化珪素膜上に形成される、メチル基を含む低誘電率層の機械的強度や界面密着性を向上できるようにすることを最も主要な特徴としている。

【解決手段】 たとえば、第一のC u 配線 1 4 a が形成された下層絶縁膜 1 2 上には、第一のメチル基含有窒化珪素膜 1 5 a が設けられている。このメチル基含有窒化珪素膜 1 5 a 上には、F T - I R p e a k h e i g h t 比が 2 2 % 以下とされた、1 0 n m 厚程度のバッファ層 1 6 が形成されている。そして、このバッファ層 1 6 を介して、F T - I R p e a k h e i g h t 比が 2 5 % 以上とされ、比誘電率が 3 . 1 以下とされた低誘電率層 1 7 が設けられてなる構成となっている。

【選択図】 図 1

特願 2 0 0 3 - 2 0 4 5 7 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 3 0 7 8]

1. 変更年月日 1 9 9 0 年 8 月 2 2 日
 [変更理由] 新規登録
 住 所 神奈川県川崎市幸区堀川町 7 2 番地
 氏 名 株式会社東芝

2. 変更年月日 2 0 0 1 年 7 月 2 日
 [変更理由] 住所変更
 住 所 東京都港区芝浦一丁目 1 番 1 号
 氏 名 株式会社東芝